مرسل PAM4 منخفض الطاقة بسرعة 64 غيغابت / ثانية بتقنية 65 نانومتر CMOS

اعداد

ياسمين طنطاوى عبدالواحد

رسالة مقدمة إلى كلية الهندسة – جامعة القاهرة
كجزء من متطلبات الحصول على درجة
ماجستير العلوم
في
هندسة الالكترونيات والاتصالات الكهربية

كليــة الهندســة - جامعــة القاهــرة
الجيـزة - جمهوريـة مصـرالعربيــة
2025

مرسل PAM4 منخفض الطاقة بسرعة 64 غيغابت / ثانية بتقنية 65 نانومتر CMOS

اعداد

ياسمين طنطاوى عبدالواحد

رسالة مقدمة إلى كلية الهندسة – جامعة القاهرة

كجزء من متطلبات الحصول على درجة

ماجستير العلوم

في

هندسة الالكترونيات والاتصالات الكهربية

يعتمد من لجنة الممتحنين:

الاستاذ الدكتور: احمد حسين خليل مشرف رئيسى

الاستاذ الدكتور: سامح احمد عاصم ابراهيم مشرف (جامعة عين شمس)

الاستاذ الدكتور: فيصل عبداللطيف الصديق الممتحن الداخلي

الاستاذ الدكتور: احمد حسن كامل مدين الممتحن الخارجي (جامعة النيل)

كليــة الهندســة - جامعــة القاهـرة

الجيـزة - جمهوريـة مصـرالعربيــة

2025

ملخص الرسالة:

هذا البحث يقدم تصميم مرسل PAM4 يعمل بسرعة 64 جيجابت/ثانية باستخدام تقنية CMOS 65 نانومتر، مع تحقيق كفاءة طاقة عالية تبلغ 0.95 بيكو جول/بت واستهلاك طاقة إجمالي قدره 60.8 ميلي واط. يعتمد التصميم على مُسلسِل ثلاثي المراحل يضم مضاعف يعتمد على بوابة النقل، مبدل شحن، ومضاعف 4:1 باستخدام منطق النقل المستمر (CML). يحقق التصميم توازنًا مثاليًا بين السرعة والطاقة، مع تحقيق سعة خرج 1.14 فولت (VPP) وخطية عالية بنسبة عدم تطابق مستوى (RLM) تصل إلى 98.3%. تناول البحث تحديات تصميم أساسية مثل تكامل الإشارة، إنهاء الإشارات، إدارة التأخير الزمني، وتوقيت المسلسل. كما تم تقديم تقنيات لتحسين تكامل الإشارة وتقليل التشويش والزمن بين البتات ذات الأوزان المختلفة. يحقق التصميم فتح العين الأفقي بمقدار 0.83 UI لضمان استعادة دقيقة للبيانات في أنظمة الاتصالات عالية السرعة.